

SZY48G B1版系列

四通道 4 位语音芯片

支持16-340秒 | PWM&DAC | SOP8&SOP16

版本: V1.0

日期: 2024.11.06

声明: 深圳市思泽远科技有限公司保留更改本文件的权利, 恕不另行通知。思泽远科技提供的信息被认为是准确可靠的, 但是, 思泽远科技不对本文件中可能出现的任何错误提供担保。请联系思泽远科技以获取规格书最新版本下订单。思泽远科技不承担因其使用而侵犯第三方专利或其他权利的任何责任, 此外思泽远科技产品未被授权用作于重要医疗设备/系统或航空设备/系统等关键部件, 其中未经思泽远科技明确书面批准, 产品可能会对用户造成重大影响, 我司不承担任何责任。

地址: 深圳市宝安区西乡镇宝民二路河东大厦A座7楼7001-7007室

电话: 0755-29112251/29556853 网址: www.szy0755.cn

目 录

一、SZY48GB1 版系列语音芯片简介	1
二、芯片特性	1
三、芯片应用领域	2
四、方框图	2
五、引脚定义	3
5.1 引脚分配	3
5.2 引脚说明	3
六、电气特性	4
七、应用电路	6
7.1 轻载无噪声电路	6
7.2 重载或电路有噪声	7
7.3 电流 DAC 应用电路	8
八、串口协议通信协议 C 语言例程	9
九、串口协议时序和协议码说明	2
十、SOP8 参考原理图	4
十一、SOP16 参考原理图	5
十二、SOP8&SOP16 芯片尺寸图	6

一、SZY48GB1版系列语音芯片简介

SZY48GXXXB1版系列,是一款4位声音控制器,内嵌了一个用于MIDI播放的四通道SPU、一个4位RISC CPU、14位PWM、16个IO、一个输入引脚(带拉低电阻)、256个半字节RAM和一个可编程OTP。型号分为: SZY48G048B1、SZY48G170B1、SZY48G340B1。工作电压范围为2.0V至5.5V,工作速度为1M/2MHz,可通过内部振荡器进行配置。其他功能包括低电压复位、IR进位输出、监视器、带两个时基的五个中断源等。

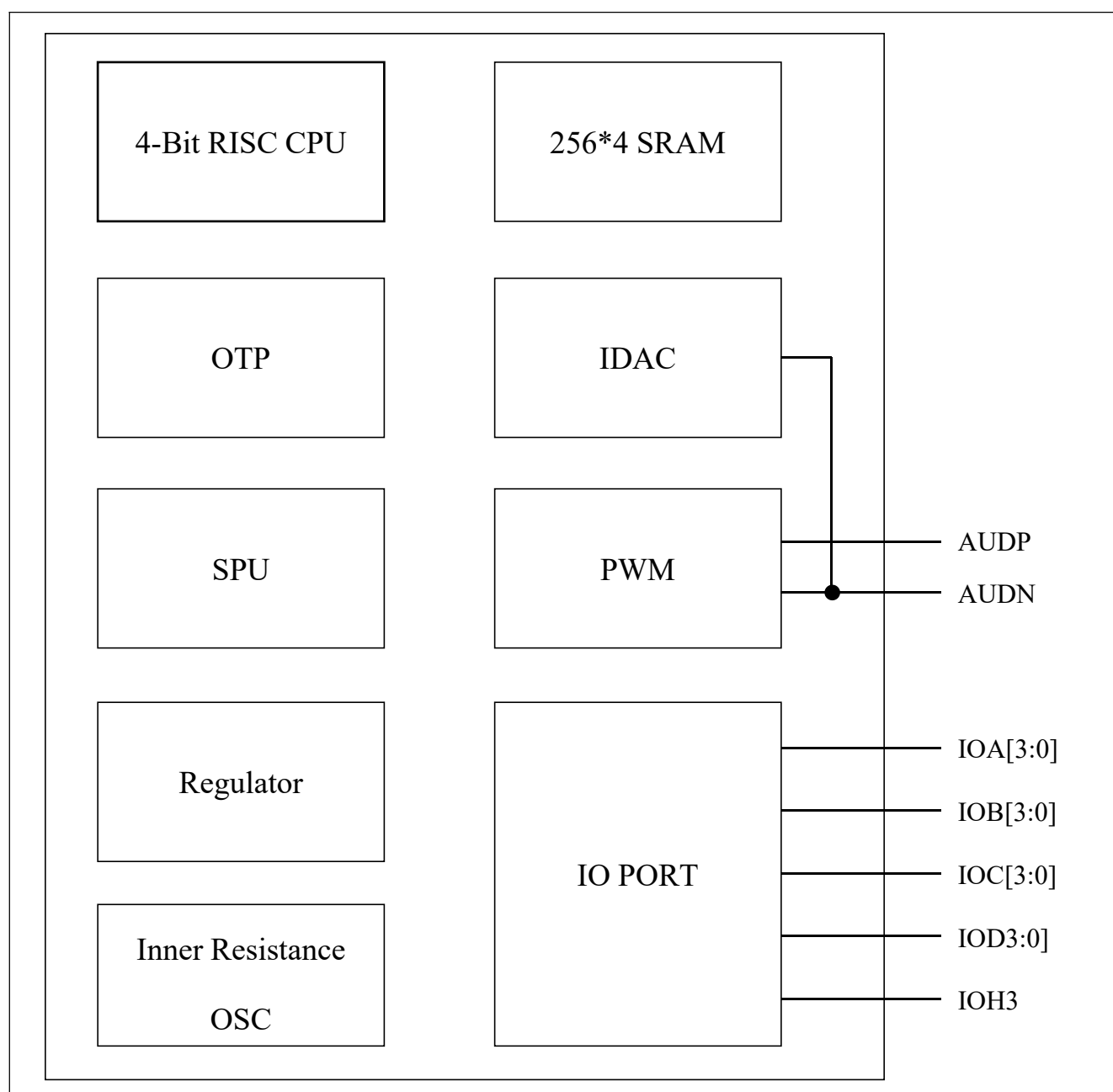
二、芯片特性

- 4位RISC CPU
- CPU时钟: 1M/2M Hz, 系统时钟: 8MHz
- 工作电压: 2.0V-5.5V
- 内置稳压器, 输入电压: 2.0~5.5V, 输出电压: 2.0~3.0V
- IO:IOA~IOD, IOH3工作电压: 2.0V-5.5V
- 256位SRAM
- 14位PWM驱动器, 用于直接驱动扬声器
- 嵌入式12位电流DAC除外
- 可编程OTP
- 省电待机模式
- 五个中断源, 两个时基
- 4通道声音处理单元(SPU)支持MIDI播放
- 16个通用IO(位可编程), 一个带拉低电阻的输入引脚
- 按键唤醒功能
- 低电压复位
- 看门狗
- 低电压检测
 - 7级(2.2V/2.4V/2.6V/2.8V/3.0V/3.3/3.6V)电压检测器

三、芯片应用领域

- 会说话的仪器控制器
- 通用音乐合成器
- 玩具控制器
- 智能玩具控制器
- 以及更多

四、方框图



五、引脚定义

5.1 引脚分配

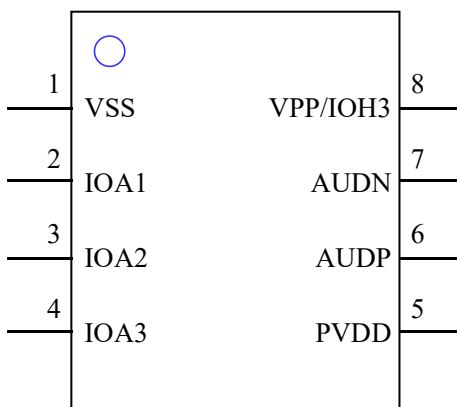


Figure 5-1 SOP8 引脚分配图

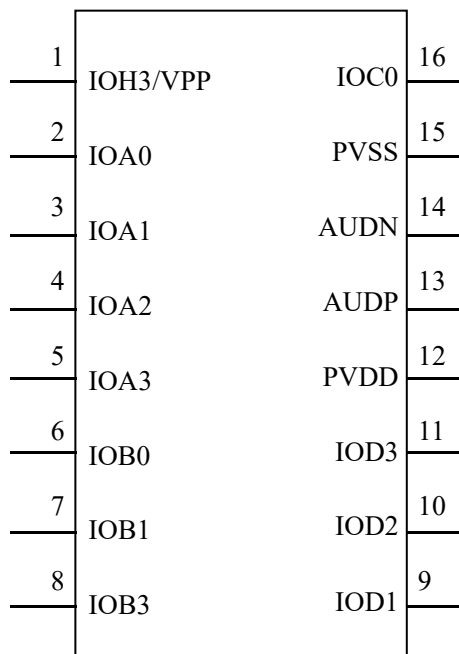


Figure 5-2 SOP16 引脚分配图

5.2 引脚说明

PIN Name	Type	Description
IOA[3 : 0]	I/O	IOA[3:0] is a bi-directional I/O port with wakeup capability (via body option). 1Mohm 200K feedback Pull Low resistor IOA2 shares pad with External Interrupt Input (via body option) IOA1 shares pad with IR Output (body option) IOA0 shares pad with Key Reset Input (via body option)
IOB[3 : 0]	I/O	IOB[3:0] is a bi-directional I/O port with wakeup capability (via body option). 1Mohm 200K feedback Pull Low resistor. IOB2 shares pad with External Interrupt Input (via body option) IOB1 shares pad with IR Output (via body option) IOB0 shares pad with Key Reset Input (via body option)
IOC[3 : 0]	I/O	IOC[3:0] is a bi-directional I/O port with wakeup capability (via body option). 1Mohm 200K feedback Pull Low resistor IOC2 shares pad with External Interrupt Input (via body option). IOC1 shares pad with IR Output (via body option). IOC0 shares pad with Key Reset Input (via body option)

IOD[3 : 0]	I/O	IOD[3:0] is a bi-directional I/O port with wakeup capability (via body option). 1Mohm 200K feedback Pull Low resistor IOD2 shares pad with External Interrupt Input (via body option). IOD1 shares pad with IR Output (via body option). IOD0 shares pad with Key Reset Input (via body option)
AUDP	O	PWM audio output and it will be floating pad in Current DAC mode
AUDN	O	PWM audio output and it will be audio output in Current DAC mode
VDDIO	P	Power supply voltage input
VSS1/VSS2	G	Ground reference
VPP/IOH3	P/I	IOH3: input port with pull low resistor & wakeup capability (body option) VPP: OTP program power input
PVDD	P	PWM driver power
PVSS	G	PWM driver ground reference

六、电气特性

Characteristics	Symbol	Ratings
DC Supply Voltage	V_+	< 7.0V
Input Voltage Range	V_{IN}	(VSS-0.3V) to ($V_+ + 0.3V$)
Operating Temperature	T_A	0°C to +70°C
Storage Temperature	T_{STO}	-50°C to +150°C

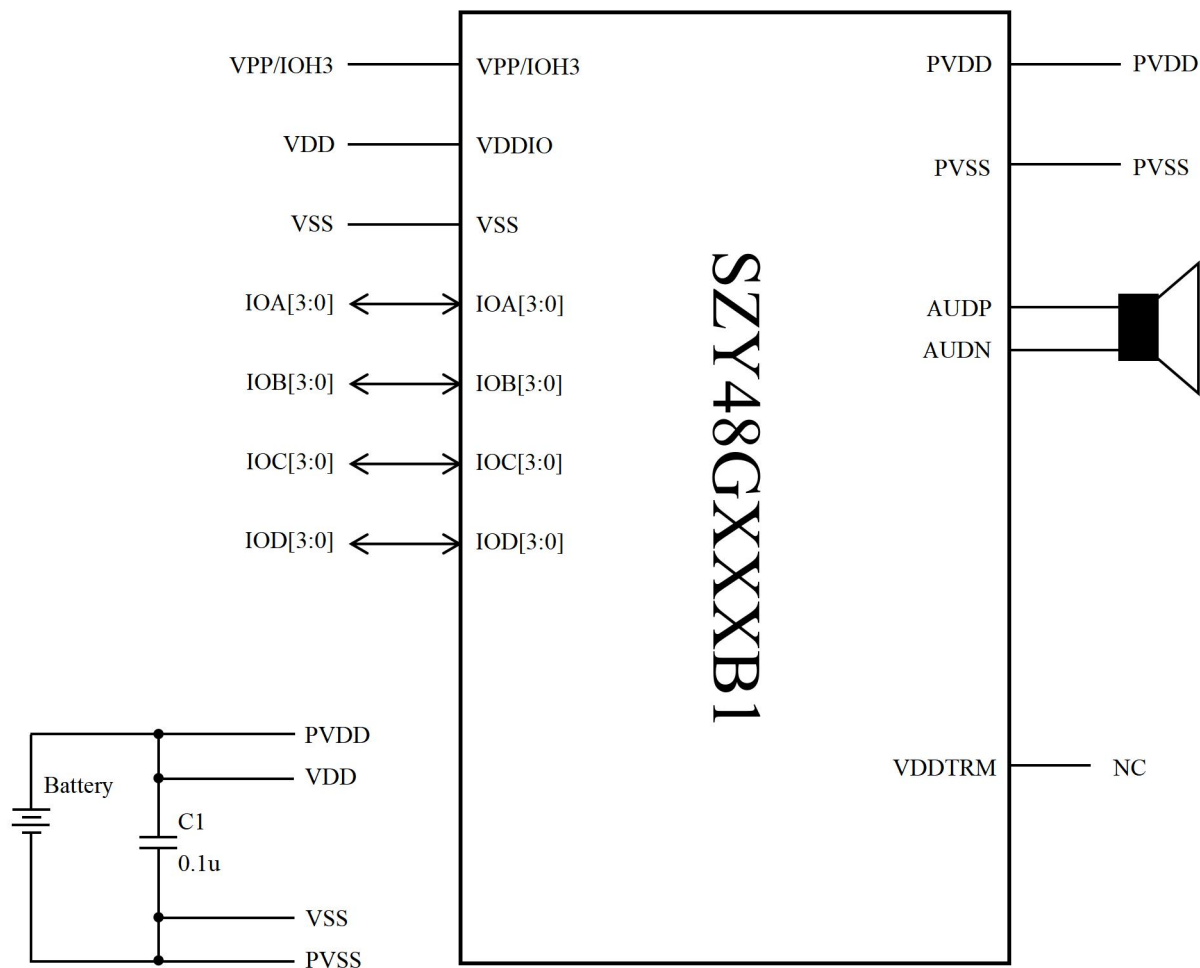
注：超过绝对最大额定值表中给出的应力可能会对设备造成永久性损坏。有关正常操作条件，请参阅直流电气特性。

Characteristics	Symbol	Limit			Unit	Test Condition
		Min.	Typ.	Max.		
Operating Voltage	VDD	2.0	—	5.5	V	
Operating Current	Iop	—	1.5	—	mA	FCPU=2MHZ@3.0V,PWM
		—	2	—	mA	FCPU=2MHZ@4.5V,PWM
Standby Current	ISTBY	—	—	5	uA	VDD=3.0V
		—	—	5	uA	VDD=4.5V

IO Input High Level (IOA,IOB,IOC,IOD) IO输入高电平	V _{IH}	0.5VDD	—	—	V	VDD=4.5V
IO Input LOW Level (IOA,IOB,IOC,IOD)	V _{IL}	—	—	0.5VDD	V	VDD=4.5V
Output High Current (IOA,IOB,IOC,IOD)	I _{OH}	—	10	—	mA	VDD=3.0V, V _{OH} =0.7*VDD
		—	20	—	mA	VDD=4.5V, V _{OH} =0.7*VDD
Output Low Current (Normal)	I _{OL1}	—	10	—	mA	VDD=3.0V, V _{OL} =0.3*VDD
		—	20	—	mA	VDD=4.5V, V _{OL} =0.3*VDD
Output Low Current (High Sink, by Body Option)	I _{OL2}	—	20	—	mA	VDD=3.0V, V _{OL} =0.3*VDD
		—	40	—	mA	VDD=4.5V, V _{OL} =0.3*VDD
Input Pull Low Resistor (IOA,IOB,IOC,IOD)	R _{L1}	—	200	—	Kohm	VDD=3.0V, I _O =0V
		—	100	—	Kohm	VDD=4.5V, I _O =0V
Input Pull Low Resistor (IOA,IOB,IOC,IOD)	R _{L2}	—	1000	—	Kohm	VDD=3.0V, I _O =3.0V
		—	500	—	Kohm	VDD=4.5V, I _O =4.5V
PWM Driver Current	I _{PWM}	—	180	—	mA	VDD=3.0V, 8 Ohms load
		—	280	—	mA	VDD=4.5V, 8 Ohms load
Frequency deviation by voltage drop 电压降引起的频率偏差	ΔF/F	-1	—	+1	%	F _{osc} (5.5V) — F _{osc} (2.4V) F _{osc} (3.0V) F _{cpu} =2MHZ
Frequency lot deviation	ΔF/F	-1	—	1	%	F _{max} (3.0V) — F _{min} (3.0V) F _{max} (3.0V) F _{cpu} =2MHZ@ 3.0V(tentative)
		-1	—	1	%	F _{max} (4.5V) — F _{min} (4.5V) F _{max} (4.5V) F _{cpu} =2MHZ @ 4.5V(tentative)

七、应用电路

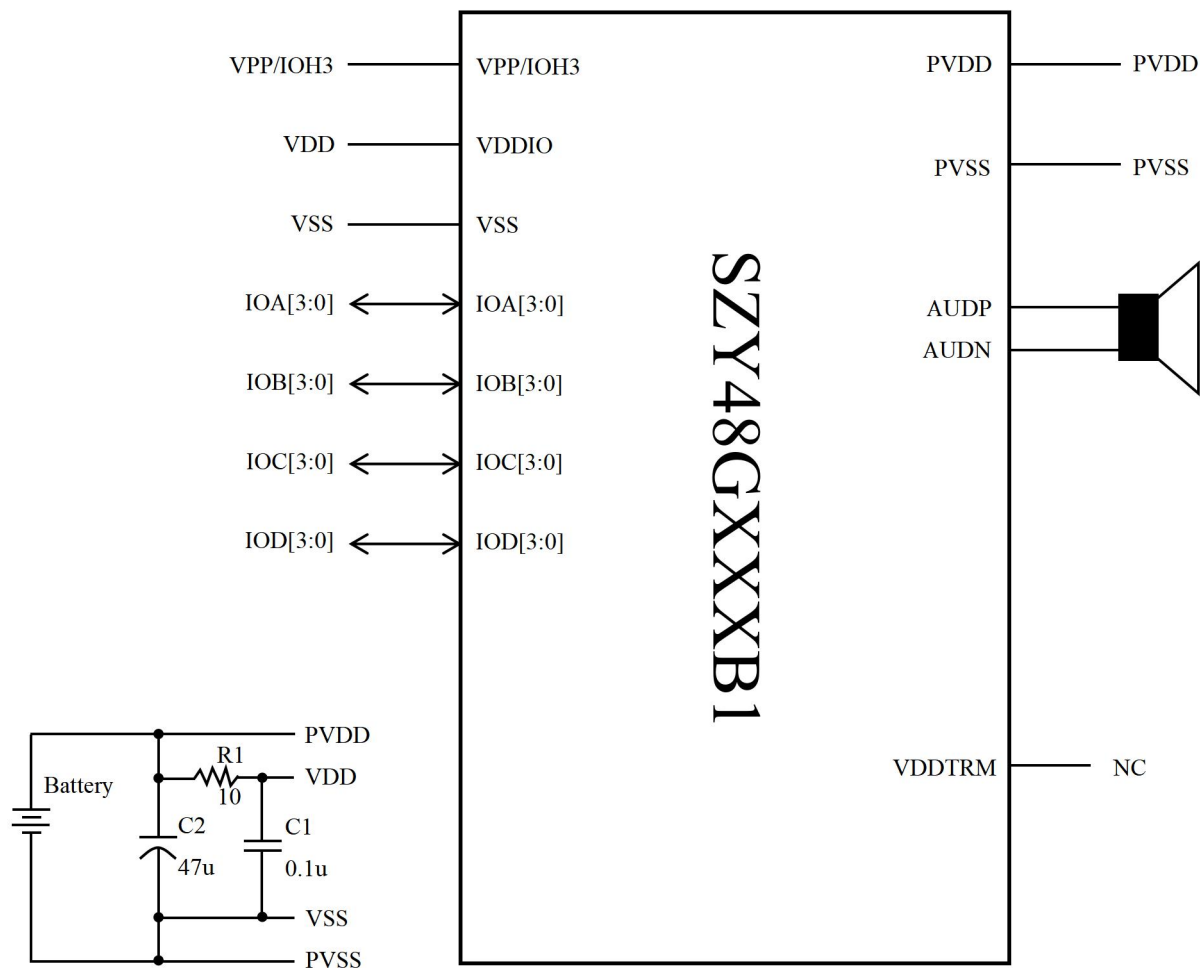
7.1轻载无噪声电路



PCB布局指南:

1. PVDD可以高于或等于VDD。
2. VSS和PVSS必须直接连接到接地输入，而不是彼此的分支。
3. 使用两节电池时，建议C1的电容为0.1uF~4.7uF，在大容量应用中应增加。

7.2重载或电路有噪声



PCB布局指南:

1. PVDD可以高于或等于VDD。
2. VSS和PVSS必须直接连接到接地输入，而不是彼此的分支。
3. C2的非典型值为47uf，在不同载荷下应有所不同。

7.3 电流DAC应用电路

C1: $0.1\mu\text{F} \sim 1\mu\text{F}$
RB1: $400 \sim 600\Omega$

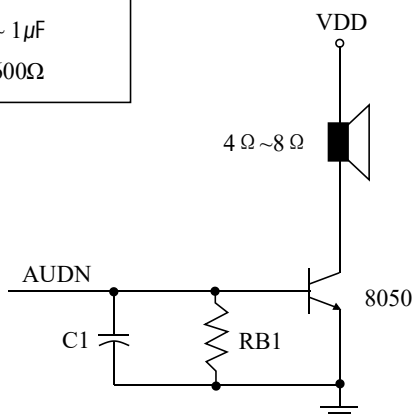


Figure 1

RB1: $10\text{K} \sim 50\text{K}$
RB2: $400 \sim 600\Omega$
C1: $0.1\mu\text{F} \sim 1\mu\text{F}$

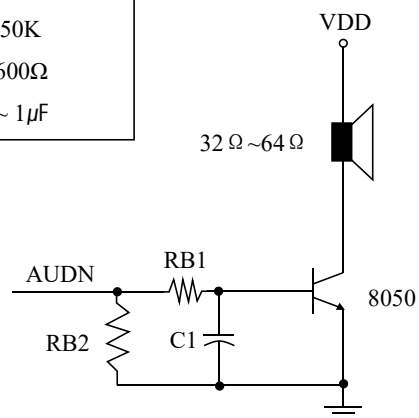


Figure 2

RB1: $2\text{K} \sim 10\text{K}$ C1: $1\mu\text{F} \sim 10\mu\text{F}$
RB2: $400 \sim 600\Omega$ C2: $\sim 0.1\mu\text{F}$

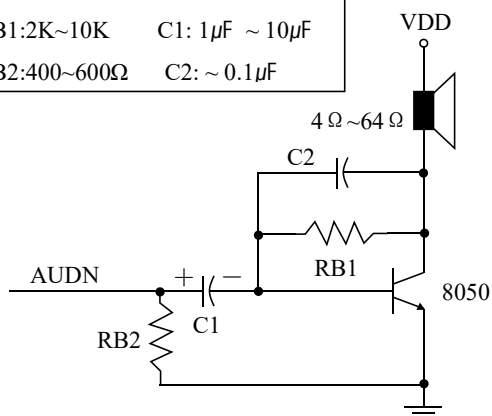


Figure 3

RB1: $2\text{K} \sim 10\text{K}$ C1: $1\mu\text{F} \sim 10\mu\text{F}$
RB2: $400 \sim 600\Omega$ C2: $\sim 0.1\mu\text{F}$

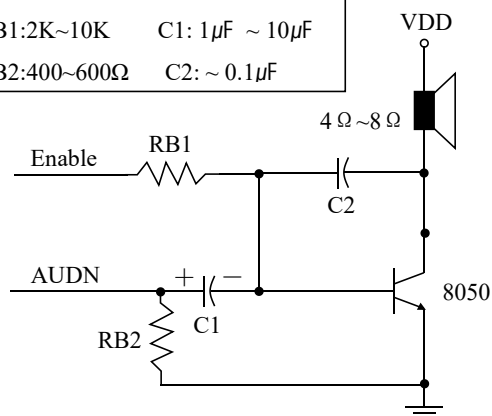


Figure 4

RB1: $\sim 400\Omega$
RE1: $\sim 4.7\Omega$

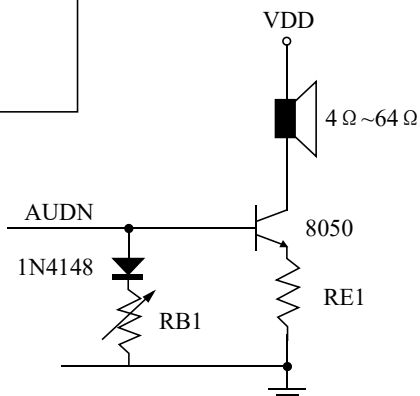
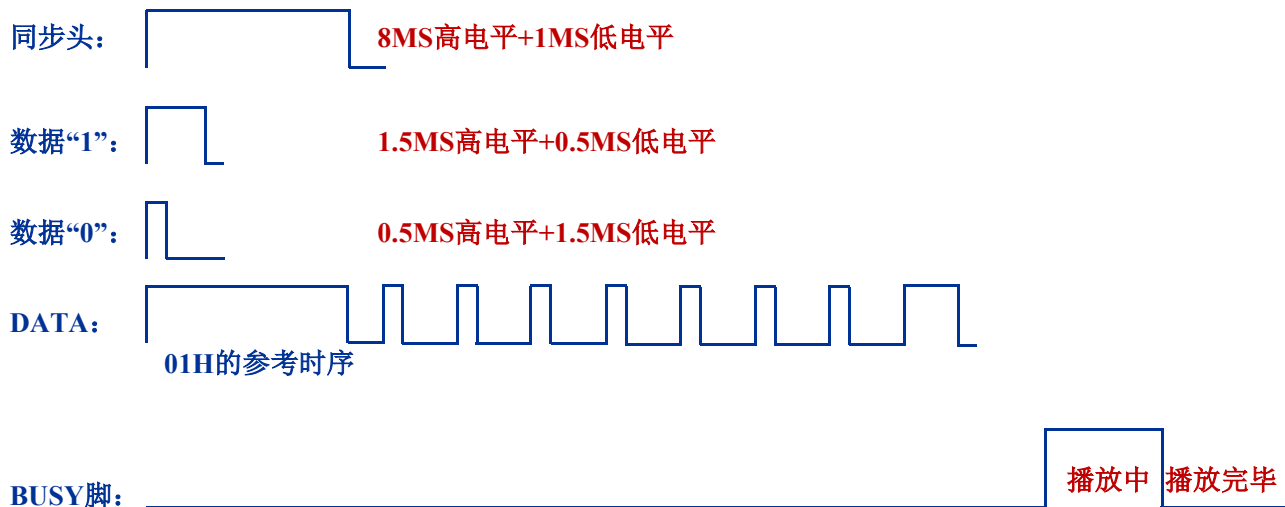


Figure 5

八、串口协议通信协议C语言例程

```
#include "send_code.h"
void delay_ms(unsigned char ms)
{
    while(ms--)delay_us(1000);
}
void delay_us(unsigned int us)
{
    clr_wdt();
}
void send_code_init(void)
{
    data0();
}
void send_head(void)
{
    data1();
    delay_ms(8);
    data0();
    delay_ms(1);
}
void send1(void)
{
    data1();
    delay_us(1500);
    data0();
    delay_us(500);
}
}
void send0(void)
{
    data1();
    delay_us(500);
    data0();
    delay_us(1500);
}
void sendByte(unsigned char buf)
{
    unsigned char i;
    send_head();
    for (i = 0;i<8;i++)
    {
        if (buf&0x80)
        {
            send1();
        }
        else
        {
            send0();
        }
        buf <<= 1;
    }
}
```

九、串口协议时序和协议码说明



BUSY脚: 有声音时输出高电平，无声音时输出低电平。

DATA和BUSY脚说明:

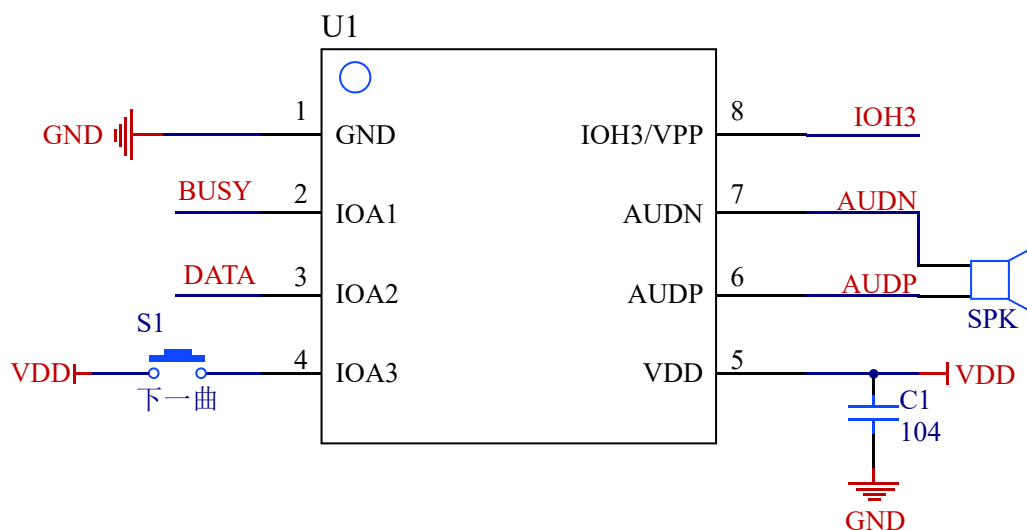
- 1.平时 DATA 脚为低电平
- 2.每发一个信号前必须要有一个同步头。
- 3.同步头为 8MS 高和 1MS 低组成。
- 4.数据 “0” : 0.5MS 高电平和 1.5MS 低电平组成。
- 5.数据 “1” : 1.5MS 高电平和 0.5MS 低电平组成。
- 6.先接收数据的最高位BIT7，在接收 N-1 位，最后接收数据的最低位BIT0。

协议码参考（附表格时序表）

序号	协议码	内容与功能	功能说明
1	0X00	音乐 1	声音段，直接播放
2	0X01	音乐 2	声音段，直接播放
3	0X02	音乐 3	声音段，直接播放
4	0X03	音乐 4	声音段，直接播放
5	N~	N 音乐	N~
6	0XF0	停止码	停止播放，自动进入睡眠

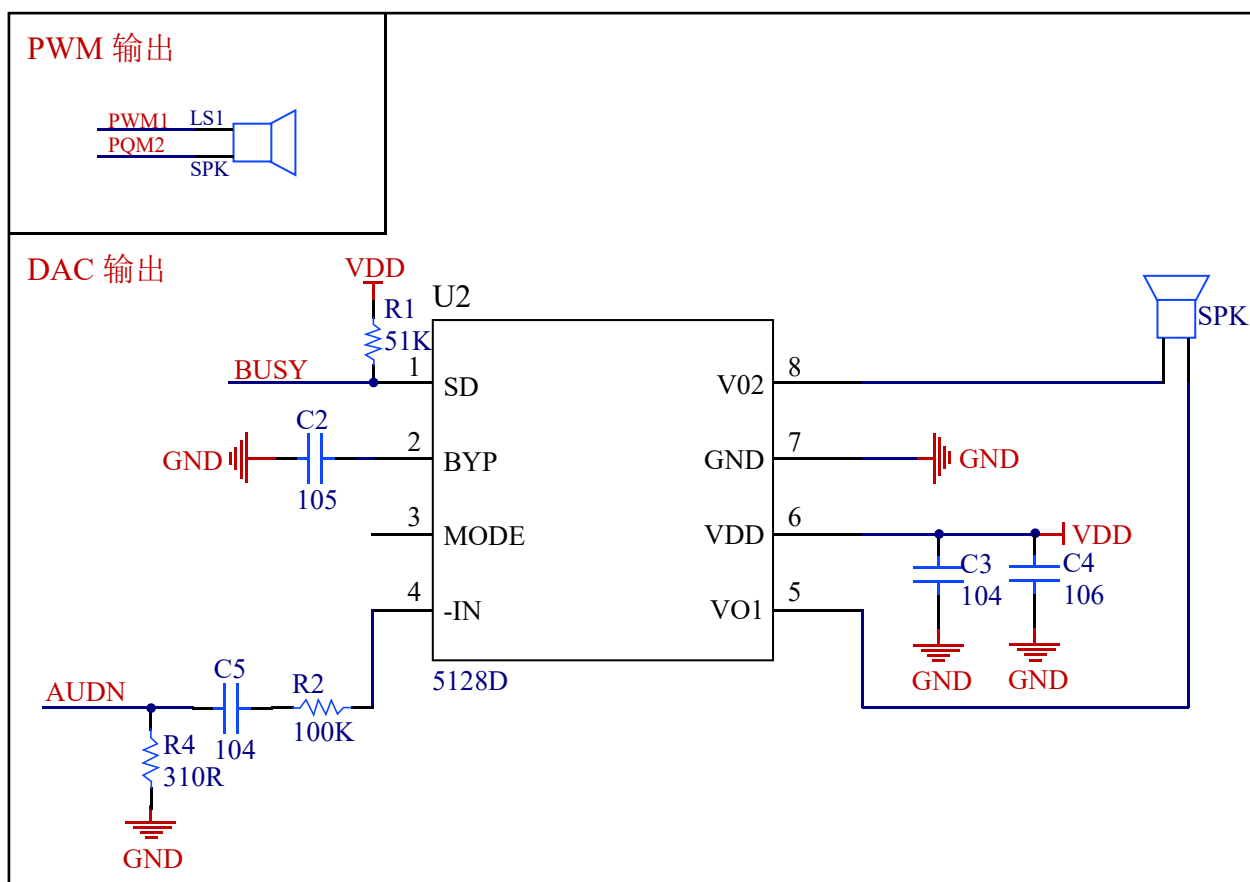
7	0XF1	音量 1（最小音量档）	务必以“音量指令+30ms+声音协议码”顺序发送
8	0XF2-0XFE	音量 2-音量 14	
9	0XFF	音量 15(最大音量档)	
10	0XE9	音量加	共 15 档，默认最大音量
11	0XEA	音量减	
12	0XEB	静音	声音正常播放，只是无声了
13	0XEC	重播	重复上一段或正播放声音
14	0XED	上一曲	从最后一段开始
15	0XEE	下一曲	从第一段开始
16	0XEF	循环指令	务必以“声音协议+30ms+0XEF”顺序发送

十、SOP8参考原理图

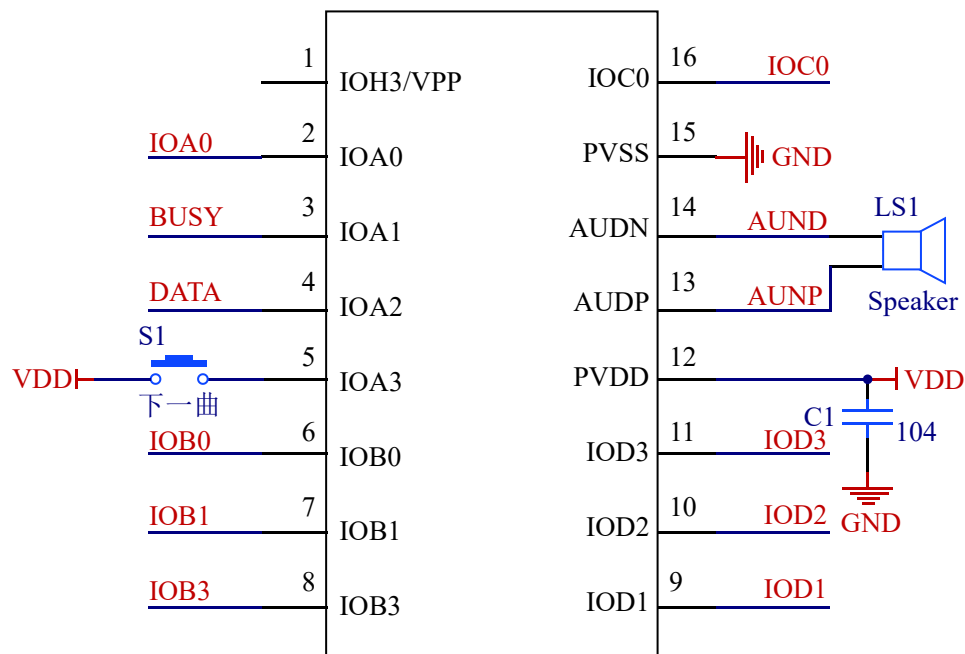


PCB 设计注意事项:

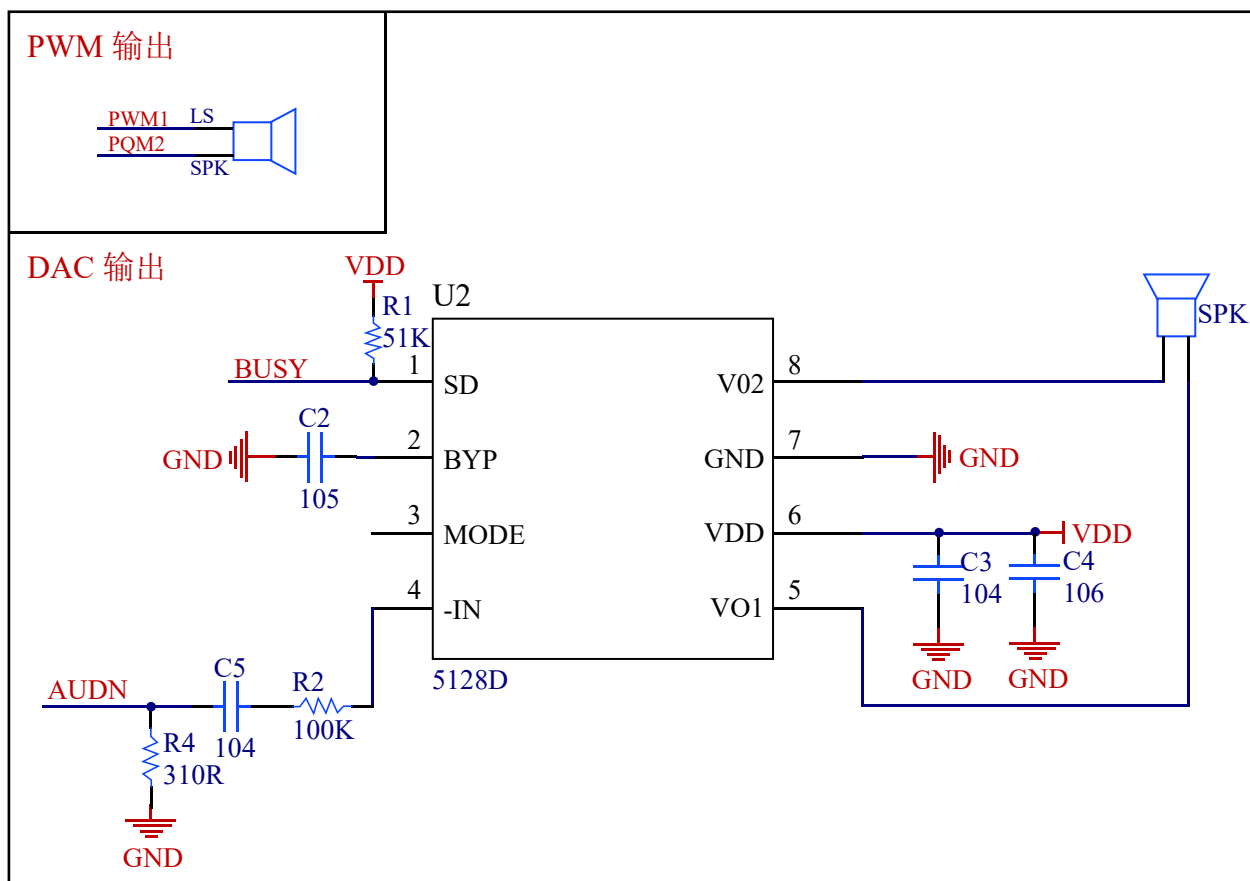
- 1、电容 C1 须靠近 VDD 管脚放置，并且保持在 10MM 以内
- 2、通信 MCU 电压需与语音 IC 电压保持一致，防止漏码和丢码



十一、SOP16参考原理图



温馨提示：1.电源两端务必加 10UF 电容，距离 VDD 保持在 5MM 以内为佳



十二、SOP8&SOP16 芯片尺寸图

8-Pin Plastic SOP (150 mil)

Symbol	INCHES			MILLIMETERS		
	MIN	TYP	MAX	MIN	TYP	MAX
A	0.183	-	2.202	4.650	-	5130
B	0.144	0.015	0.163	3.660	3.810	4.140
C	0.068	-	0.074	1.350	-	1.880
D	0.010	-	0.020	0.250	-	0.510
F	0.015	-	0.035	0.380	-	0.890
G	0.050 BSC			1.27BSC		
J	0.007	-	0.010	0.190	-	0.250
K	0.005	-	0.010	0.130	-	0.250
L	0.189	-	0.205	4.800	-	5.210
M	-	-	8°	-	-	8°
P	0.228		0.244	5.790	-	6.200

SOP16 (150mil, 1.27mm pin pitch)

Symbol	INCHES			MILLIMETERS		
	MIN	TYP	MAX	MIN	TYP	MAX
A	0.236 BSC			6.00 BSC		
B	0.154 BSC			3.90 BSC		
C	0.012	-	0.020	0.310	-	0.510
C'	0.390BSC			9.90BSC		
D	0.065	-	0.069	1.640	-	1.750
E	0.050 BSC			1.27 BSC		
F	0.004	-	0.010	0.100	-	0.250
G	0.016	-	0.050	0.400	-	1.270
H	0.004	-	0.010	0.100	-	0.250
α	-	-	8°	-	-	8°